

单稳双稳态转变逻辑单元等效电路模型

张 斌 阮 刚 薛乐川

(复旦大学 电子工程系 专用集成电路与系统国家重点实验室 上海 200433)

摘要 基于共振隧穿二极管的单片集成的单稳双稳态转变逻辑单元电路是近年出现的一种新型电路逻辑单元。本文介绍一种简单的MOBILE电路结构,给出了适合于PSPICE模拟的模型,并根据模拟结果分析了共振隧穿二极管电容的充放电过程,同时讨论了MOBILE电路工作的内部物理过程。

EEACC: 1265B, 2570, 2560, 1130

1 引言

单稳双稳态转变逻辑单元(Monostable Bistable Transition Logic Element, MOBILE)主要由串联的两个微分负阻(Negative Differential Resistance, NDR)器件组成。MOBILE利用了共振隧穿二极管(Resonant Tunneling Diode, RTD)内在的高频特性和特殊的 $I-V$ 特性。基于MOBILE的电路可方便地实现诸如多值输入和复合功能(Multiple-input and Multiple-functions),加权阈值逻辑操作(Weighted-sum Threshold Logic Operation)等功能。在新型人工神经网络计算机中有良好的应用前景,近年来受到人们关注。关于MOBILE已有不少实验报道^[1-5],另一些作者对MOBILE的工作机制进行了理论分析和计算机模拟^[5]。合适的RTD等效电路模型是数值模拟MOBILE的基础,在综合近年来研究RTD等效电路模型的基础上^[6-8],我们提出一个由RTD和TEGFET(Two-dimensional Electron Gas Field Effect Transistor, 又名High Electron Mobility Transistor, HEMT^[10,11])组成的NDR器件模型,适合于对MOBILE的特性进行模拟。基于模拟结果我们分析了MOBILE中电容的充放电过程。

2 模型和模拟

图1(a)是利用分子束外延(MBE)技术制备的NDR器件结构图,由RTD与TEGFET并联形成。其中RTD的基本结构是 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}(1.2\text{nm})/\text{InAs}(2.8\text{nm})/\text{In}_{0.53}\text{Ga}_{0.47}\text{As}(1.2\text{nm})$ 双势垒量子阱;TEGFET由在半绝缘的InP衬底上依次生长200nm的 $i\text{-InAs}$

张 斌 男,博士研究生,目前从事共振隧穿器件的数值模拟及其电路应用方面的研究
阮 刚 男,教授,博士生导师,从事半导体器件及工艺物理、模型和模拟方面的研究
1997-10-12 收到,1998-01-20 定稿

缓冲层, 15nm 的 $i\text{-InGaAs}$ 沟道, 2nm 的 $i\text{-InAlAs}$ 空间层(Spacer), 4nm 的 $n^+\text{-InAlAs}$ ($1 \times 10^{19}\text{cm}^{-3}$) 载流子供给层, 20nm 的 $i\text{-InAlAs}$ Schottky 增强势垒层构成, 全部工艺包括 17 层 MBE 外延层, 详细资料见文献[3]

MOBILE 由串联的两个 NDR 器件形成, 一个为驱动 NDR 管(NDRD), 一个为负载 NDR 管(NDRL), 我们采用的MOBILE 的等效电路模型见图 1(b)。每一个 NDR 中的 RTD 由电压控制电流源(对负载、驱动, 分别为 I_{GL} 、 I_{GD}), 串联体电阻(R_L 、 R_D), 并联电容(C_L 、 C_D) 构成 V_{N1} 、 V_{N2} 是两个 NDR 器件的门极, 用以控制在偏压脉冲 V_{BIAS} 作用下哪一个 NDR 管开启; NDR 的开启 (Switch) 是指其电流越过峰值再降低到谷值附近的过程^[3,4], 也即开启时的 NDR 处在谷值附近的高电压状态, 这与通常意义下的开启不同 当 NDRL 开启, 则 MOBILE 的输出为低电压, 当 NDRD 开启则输出为高电压

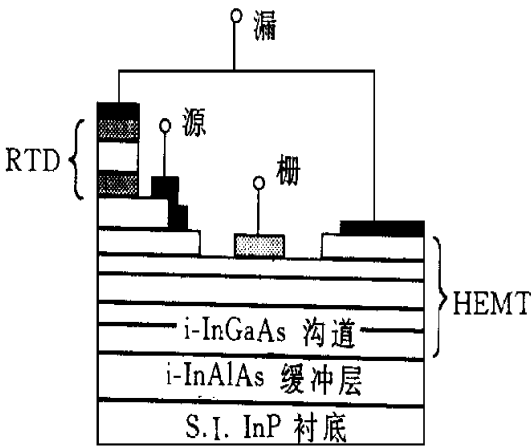


图 1(a) NDR 器件结构简图

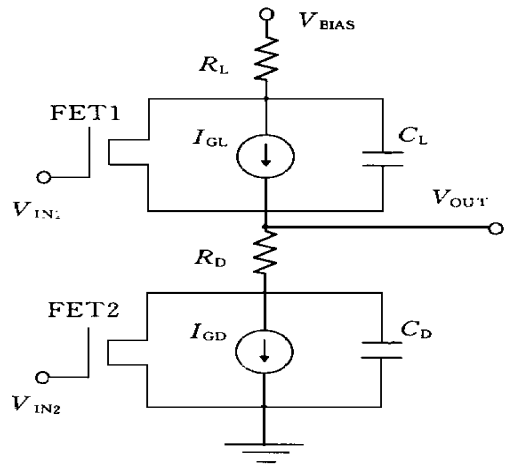


图 1(b) 计算中采用的MOBILE 等效电路

采用文献[2]中的公式模拟 RTD 的 $I\text{-}V$ 特性:

$$I = A (m_1(\exp(m_2V) - 1 + m_3(\exp(-((V - m_4)/m_5)^2)) - \exp(- (m_4/m_5)^2)) \quad (1)$$

以 PSPICE 中 GaAs FET 的 $I\text{-}V$ 公式近似 TEGFET 的 $I\text{-}V$ 特性^[10,13]:

$$I_{DS} = \beta(1 + \lambda V_{DS})(V_{GS} - V_{TO}) \tanh(\alpha V_{DS}) \quad (2)$$

同时忽略 TEGFET 中的电容

图 2 是用上述模型对图 1(b) 电路的模拟结果, 当 V_{N1} 输入高电压 0.4V, V_{N2} 输入低电压 0V 时, 输出 V_{OUT} 为高电压; 当 V_{N1} 输入低电压 0V, V_{N2} 输入高电压 0.4V 时, 输出 V_{OUT} 为低电压; 输出电压数值可根据负载线作图预测 这与 Chen 等的实验^[3,4]及 Koichi Maezawa 等的模拟^[2,5]相符

有人认为当 RTD 电容的充电电流 I_c 大于驱动和负载 NDR 间的峰值电流差 ΔI 时, 这一电流将掩盖驱动和负载 NDR 峰值电流间的差别, 即 RTD 电容的充放电电流改变了 NDR 的峰值电流值, 使 MOBILE 无法正常工作^[9]。但我们在 $I_c > \Delta I$ 情况下的计算表明, 当 $C_L = C_D$ 时, 尽管电容在偏压脉冲作用下充放电电流大于驱动、负载 NDR 的峰值电流差, 但考虑到两电容充放电电流之间的相互制约关系, MOBILE 仍然可正常输出, 见图 3

图 3 为 R_L 、 R_D 仅取 0.01Ω 以排除串联电阻的影响, 电容分别取 20fF、80fF、320fF 时,

在脉冲电压 V_{BIAS} 上升沿 MOB LE 输出电压的情况 此时 $V_{\text{N1}}, V_{\text{N2}}$ 分别为 0.4V、0.0V, 输出

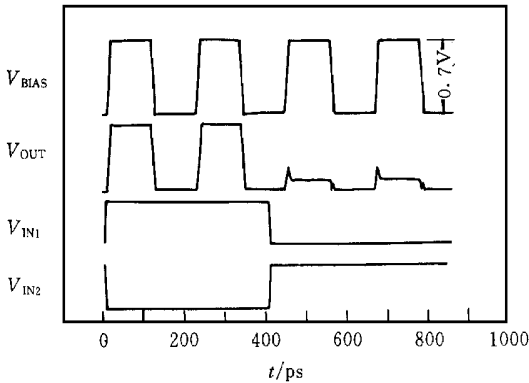


图 2 MOB LE 的输入输出波形

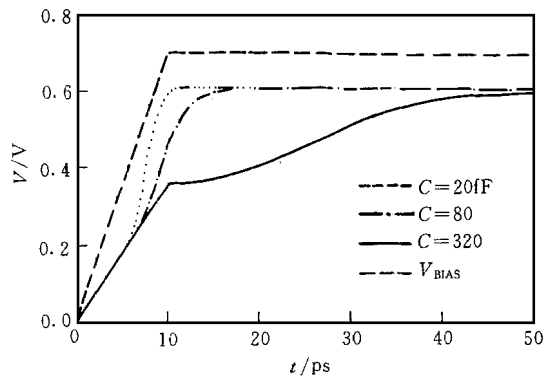


图 3 $V_{\text{N1}}=0.4\text{V}, V_{\text{N2}}=0.0\text{V}$, 电容分别为 20fF、80fF、320fF 时, MOB LE 的输出电压

应为高电平. 由图 3 可见当 C 增大至 320fF 时, V_{OUT} 仍然可以达到 600mV 高电平正常输出. 数值计算结果表明, 当 $V_{\text{N1}} (= 0.4\text{V}) > V_{\text{N2}} (= 0.4\text{V})$, V_{BIAS} 上升时 C_D 的充电电流始终大于 C_L 的, 这是由于 NDRL 峰值电流大于 NDRD 的. 这导致 NDRL 上的电压降在脉冲 V_{BIAS} 上升过程中始终小于 NDRD 上的. 值得注意的是, 我们发现此时 NDRL 上的电压在 V_{BIAS} 尚未达到最大值时已明显超过其峰值电压, 电流也越过峰值电流, 即可以认为 NDRL 已经部分开启. 接着 C_L 的充电电流下降变为小于 0 的放电电流, 同时 NDRL 电压回落, 其电流亦沿 $I-V$ 特性曲线退回, 这导致 NDRL 从部分开启状态退回, 而 NDRD 达到正常开启, 于是输出为高电平. 对 $V_{\text{N1}} < V_{\text{N2}}$ 的情况的分析是类似的.

3 结论

本文介绍一种新型的逻辑电路单元 MOB LE, 建立了一个适于 PSPICE 模拟的简单实用的等效电路模型, 用此模型计算 MOB LE 的电流电压变化规律, 分析了 MOB LE 中 RTD 电容的充放电过程. 我们看到由于 NDRL, NDRD 具有不同的峰值电流使 C_L, C_D 的充放电电流相互制约是 MOB LE 正常工作的基本机制之一. 在振荡外偏压 V_{BIAS} 上升过程中, NDRL, NDRD 可能同时出现开启, 最终由于 NDRL 和 NDRD 之间固有的电流-电压关系决定的寄生电容的充放电过程, 使 MOB LE 电路仍有正常输出.

参 考 文 献

- [1] Koichi M aezawa, Takashi M izutani, Jpn. J. Appl Phys, 1993, 32: L42~ L44
- [2] Koichi M aezawa, Tomoyuki A keyoshi, Takashi M izutani, IEEE Trans Electron Devices, 1994, 41(2): 148~ 154
- [3] Kevin J. Chen, Koichi M aezawa, Masafumi Yamamoto, Jpn. J. Appl Phys, 1996, 35(2B): 1172~ 1177
- [4] Kevin J. Chen, Koichi M aezawa, IEEE Electron Device Lett, 1996, 17(3): 127~ 129
- [5] Koichi M aezawa, Jpn. J. Appl Phys, 1995, 34: 1213~ 1217.

- [6] J. N. Schulman, H. J. De Los Santos *et al* , IEEE Electron Device Lett , 1996, **17**(5): 220~ 222
- [7] Zhixin Yan, M. J. Deen, IEEE Trans Computer-Aided Design of Integrated Circuits and Systems, 1995, **14**(2): 167~ 172
- [8] T. Kuo, H. C. Lin *et al* , IEDM Tech. Dig , 1989, 567~ 570
- [9] T. C. L. G. Sollner, E. R. Brown, C-L. Chen *et al* , Int Semicond Device Res Symp. , Charlottesville, 1993, 307.
- [10] MicroSim Corporation, CA, USA, PSPICE User's Guide, July, 1989.
- [11] Guan-Wu Wang, Walter H. KU, IEEE Trans Electron Devices, 1986, **ED-33**(5): 657.
- [12] R. F. Pierret, M. S. Lundstrom, IEEE Trans Electron Devices, 1984, **ED-31**(3): 383
- [13] Shreepad Kamalkar, IEEE Trans Electron Devices, 1997, **44**(5): 862

Equivalent Circuit Model of MOBLE

Zhang Bin, Ruan Gang, Xue Lechuan

*Department of Electronic Engineering, ASIC & System State Key Laboratory,
Fudan University, Shanghai 200433*

Received 12 October 1997, revised manuscript received 20 January 1998

Abstract Monolithic integrated MOBLE based on resonant tunneling diodes is a new type of logic element. A simple MOBLE structure is introduced and is simulated by PSPICE, and the charge-discharge process for the capacitor of RTDs are analyzed according simulation results, the internal process of physical mechanism is clearly pictured out.

EEACC: 1265B, 2570, 2560, 1130